

電界効果型素子基板上の超ドープ構造ナノクラスタ薄膜の 結晶構造解析

Crystal Structure Analysis of Super-doped Nanocluster Thin Films Grown on FET Substrates

谷垣勝己^{a,b}, 大橋弘孝^a, 山本貴生^a, 赤田美佐保^a, 廣芝伸哉^a, 加藤健一^c, 木村滋^c, 高田昌樹^c

Katsumi TANIGAKI^{a,b}, Hirotaka OHASHI^a, Takao YAMAMOTO^a, Misaho AKADA^a,

Nobuya HIROSHIBA^a, Kenichi KATO^c, Shigeru KIMURA^c, and Masaki TAKATA^c

^a 東北大学, ^bCREST/JST, ^cJASRI/SPRing-8

^aTohoku University, ^bCREST/JST, ^cJASRI/SPRing-8

金属内包フラーレン薄膜を用いて半導体-電極界面修飾した C₆₀ ナノクラスタ薄膜電界効果型トランジスタ(FET)構造における、半導体薄膜構造とデバイス特性の相関を検討した。La 内包 C₈₂ 薄膜および Ce 内包 C₈₂ 薄膜による界面修飾は、共に FET 構造上の C₆₀ 薄膜構造に対しては影響を与えないことがわかった。金属内包フラーレン薄膜による界面修飾が、C₆₀-FET におけるしきい値電圧および移動度に影響を与えることから、金属内包フラーレンを用いた界面修飾により FET 特性を向上できる可能性が示唆された。

Investigation of the structure of C₆₀ thin films fabricated on the modified surface layer of endohedral fullerene thin films in order to understand the effects of interface modification using endohedral fullerenes thin films on the C₆₀ FETs performance. XRD results clearly shown that the thin film growth of C₆₀ is not very much influenced by whether the endohedral fullerene modification is employed or not. FETs with the interface modification by La@C₈₂ and Ce@C₈₂ showed a lower shift in threshold voltage as well as an enhancement in carrier mobility, being compared with non-modified ones, to demonstrate that the interface modification by endohedral fullerenes can improve FET performances with little structural changes of C₆₀ thin films.

背景

近年の材料・物質科学の進展における重要なトピックとしてクラスタ物質を挙げることができる。多面体ネットワーク構造による階層的な構造設計が可能なクラスタ物質は、これまでの材料設計の概念を一変させたといえ

よう。それまで微細加工あるいは原子マニピレーション手法によりナノ構造を有する材料開拓を目指していた技術が、“自己組織化”という新しい概念に基づいて、ボトムアップ型と称される単位積み上げ型手法による物質開発へと展開している。近年、FET も含め、

炭素系ナノクラスタ関連物質を用いた電子デバイスはさまざまな可能性を秘めた次世代のナノデバイスとして注目を集め、国際的な開発競争が進められている。したがって、FETにおけるナノクラスタ半導体薄膜の構造と物性との関連について知見を得ることを目的とした本研究は、ナノテクノロジー分野における基礎研究として重要であると認識している。

本研究課題申請は、特に薄膜状態での IV 族元素クラスタの構造および電子物性の相関に着目した研究であり、特に IV 族炭素原子により構成される C_{60} フラーレン薄膜を用いた電子デバイスとして FET 構造を対象とした。これまでのフラーレン FET の研究において、作製・処理条件が薄膜構造に与える影響を詳細に調べ、薄膜構造と FET 動作特性との関連を検討してきた[1]。その結果、特性の発現に真空アニール処理による不純物レベルの除去を必要とすることなど、実用上問題となる点が多いことがわかっている。更に、FET 構造の半導体薄膜-電極界面における界面構造制御が、動作特性の向上に対して非常に重要であることがわかってきている。今回、 C_{60} FET デバイスにおいてキャリア注入層として内包フラーレンを用いた電極修飾を半導体-電極界面に施すことにより、デバイス性能の向上を試みる実験を行った。実際には、金属内包フラーレンである $La@C_{82}$ および $Eu@C_{82}$ を用いて電極界面を修飾した C_{60} -FET を製作し、 C_{60} 薄膜構造および FET 特性の評価を行った[2]。

実験

La 内包 C_{82} または Ce 内包 C_{82} を電極表面に蒸着した SiO_2/Si FET 基板、および蒸着して

いない基板を準備して、それぞれの基板に対して MBE 装置を用いて C_{60} 薄膜を高精度に成膜した。X 線回折測定は BL02B2 の施設を利用し、薄膜試料表面に対する X 線の入射角を 2° とする低角入射のアライメントを採用することにより、薄膜試料のスペクトルを正確に得ることができる。金属内包フラーレン薄膜で界面修飾した C_{60} -FET においては X 線回折測定に用いた薄膜試料と同様の成膜条件下で FET 構造を作成し、薄膜構造ならびに I-V 測定を行った。

結果および考察

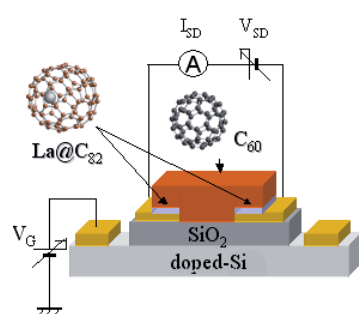
C_{60} 薄膜試料の X 線回折測定の結果から、 C_{60} 薄膜-電極基板界面における金属内包フラーレン薄膜の有無にかかわらず、 C_{60} 薄膜構造に関して同様の品質のスペクトルが得られることがわかった。すなわち、 C_{60} 薄膜-基板界面での金属内包フラーレン薄膜の存在は、 C_{60} 薄膜の成膜において大きな構造的な影響を与えないことを示している。FET 特性については、通常の C_{60} FET とは異なり、La 内包 C_{82} 薄膜による C_{60} 薄膜-電極界面の修飾を施すと、アニール処理することなく FET 特性を発現することが明らかになった。さらに詳細に実験を行ったところ、動作特性の変化、特に閾値電圧の低電位側へのシフトと移動度の向上が観測された。以上の結果より、金属内包フラーレン薄膜で電極界面を修飾した C_{60} -FET における動作特性は、金属内包フラーレン薄膜による C_{60} 薄膜-電極界面の修飾した効果により、 C_{60} 薄膜へのキャリア注入が改善された結果と考えることができる。

今後の課題

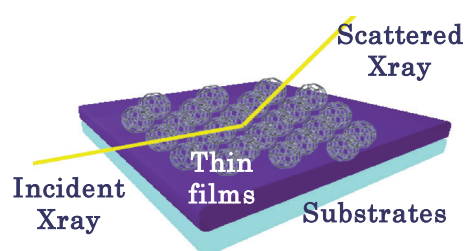
本研究結果より、薄膜デバイスのキャリア制御に対して界面構造制御が有効な手法であることが示された。また、高輝度光を用いた構造解析がナノスケールにおける材料設計に非常に有効であることを示した。今後引き続き、様々な興味深い物性を有する IV 族元素多面体ネットワーク物質による薄膜デバイス創製への展開を目指した実験を計画したい。

発表論文

- [1] [1] H. Ohashi et al., *Appl. Phys. Lett.*, **84**, 520 (2004).
- [2] N.Hiroshiba et al., 第 27 回フラーレン・ナノチューブ総合シンポジウム



界面修飾した C₆₀-FET 構造



低角入射による X 線回折測