

3-4 制御

1. MADOCA DAQ Extension (MADOCA-DX)

MADOCA (Message And Database Oriented Control Architecture) はSPring-8の制御フレームワークであり、蓄積リング、放射光ビームラインの制御へ活用された後、SPring-8入射器、HiSOR、XFELプロトタイプ加速器(SCSS)の制御にも適用されている。最近ではSACLA/XFEL加速器、ビームライン、データ収集(DAQ)系の制御にも適用され、順調に運用されている。SACLA加速器の高度化やDAQ系の拡充、SPring-8放射光実験ステーションへの適用及び今後のSPring-8IIにおける制御系への要求を検討しMADOCAに以下に示すような機能拡張を行うべきとの結論に至った。

- 1) 可変長データへの対応
- 2) 制御用端末とフロントエンド計算機間の通信の非同期化
- 3) より多い点数、より高いデータレートでのデータ収集への対応

1)、2)はメッセージ通信の機能であり、3)は主にデータベース機能の拡充である。以下にそれぞれの項目について詳しく述べる。

1-1 MADOCA-DX メッセージ通信機能向上

1-1-1 可変長データへの対応

MADOCAは制御用端末から最大255文字のテキスト形式のメッセージを制御用フロントエンド計算機(多くはVME)に送り、フロントエンド計算機は同様のテキスト形式のメッセージとして送り返すことで分散制御を行っている。電磁石のon/offや真空度の読み取り等、加速器やビームラインの基本的な制御には十分であるが、カメラ画像や1次元、2次元検出器を使った実験データ収集には向いていない。そこで、メッセージに任意長のデータを付加して転送する機能拡張を行うことにした。

1-1-2 制御用端末とフロントエンド計算機間の通信の非同期化

制御用端末とフロントエンド計算機間の通信はRemote Procedure Call (ONC-RPC)と呼ばれる通信方法が用いられてきた。この通信方法は確実性があり、1つの送信に対して1つの答えが返ってくるように順序化(同期化)されているため扱いやすい。しかしながら、1つの送信に対して1つの答えが返ってくるまで次のメッセージが送られないため、同時に複数の処理をさせることができな

いという問題があった。

そこで、通信を非同期通信が可能な別のメッセージ交換方式に変更すると共に、これまでEquipment Manager (EM)と呼ばれるプロセス1つで全てのデバイスの制御を行っていたのを改め、デバイス毎にEMを用意して、それぞれのデバイスで並行して処理が行えるようにする。このことにより特定のデバイスが故障しても、残りのデバイスで運用を継続することが可能になり、運転の継続性も向上する。

また、これまでは制御端末内のプログラム間の通信と制御端末—フロントエンド計算機間の通信は異なる方式を用いてきたが、システム全体の見通しの良さ、管理のしやすさの観点から、新しいメッセージ交換方式に一本化する。

これまで作成してきた制御用ソフトウェアの利用継続性のため、ユーザープログラム用APIは変更せず、再コンパイル、リンクのみで新しいシステムへ移行できるようにソフトウェア設計を行った。

1-1-3 MADOCA-DXシステム

上記のようなシステムを構築するための基盤となるメッセージ通信システムを調査、比較・検討した結果、ZeroMQと呼ばれる通信ライブラリが適している事が分かった。そこでZeroMQをベースに新しいメッセージングのシステムのプロトタイプを作成し、要求される機能を満たすことができるか試験を行った。

図1に新旧システムの対比を示す。旧システムでは制御端末とフロントエンド計算機間の通信にRPCを用いたが、新システムではZeroMQを用いる。また制御端末内での通信もZeroMQを用いる。フロントエンド計算機内ではこれまでシングルプロセスであったEMが複数に分割されている。

プロトタイプは実装や変更の容易さを考えてスクリプト言語であるpythonで作成し、ホスト内通信、2ホスト間通信、3ホスト間通信で問題がないこと、可変長データのやり取りができること等、基本機能の確認を終えた。2012年度は実用版としてC++で実装を行い、2012年度下期から立ち上げる予定のBL36XUで実運用試験を行うと共に、周辺ツールの整備を行う予定である。2012年度の運用結果を反映した上で2013年度下期からSPring-8制御系全体を新システムに移行させる計画である。

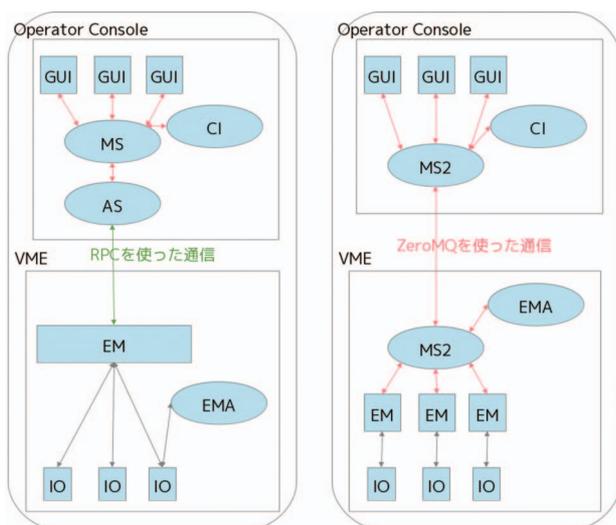


図1 現状の制御系（左）と新制御系（右）の比較

1-2 データベース

SPring-8 制御用データベースは1997年の蓄積リングコミッション以来制御用データの蓄積を行ってきた。当初は蓄積リング専用であったがその有用さが認められ、ビームライン、入射シンクロトロン、線型加速器の制御に用途を拡大し、各機器の性能向上に寄与してきた。またSACLAやSCSSにも改良を加えながら機器制御の中心的役割を果たしてきている。

制御用データベースは大別して2つの役割を持っている。1つは機器のパラメータや設定データなどを保持するパラメータデータベース。他の1つは機器から定期的に取り集められたデータを保持するログデータベースである。現在は双方とも同一のリレーショナルデータベースの形式で実装されている。

MADCOCA-DXの新システムに向けて全面的な更新を検討されているのが後者のログデータベースである。長年にわたる経験を基に次のような改善が求められることがわかった。

ユーザの視点からは

1. 信号登録の簡便化
2. データ登録周期の柔軟性と高速化
3. 信号の型の柔軟性

であり、管理者側からは他に

4. 信号の増加や大容量化,高速化に対応できる拡張性があること

が挙げられる。

これらの機能、性能向上は将来のSPring-8IIに必須であるのみならず近い将来のSPring-8, SACLAの性能向上に寄与すると考えられる。

現在使用中のリレーショナルデータベースシステムは、データの完全な一貫性に重点が置かれ、そのため性能や拡張性が損なわれることもわかってきた。これは性能向上は

重視されるがデータの一貫性にそれほど厳密ではないログデータベースに不向きと言え、次期のログデータベースにはリレーショナルデータベース以外の解もありうると判断された。

近年 Webサービスの分野での大規模化に応じたデータベースシステムが開発されてきている。これらの新方式のデータベースのうち、あるものは従来のリレーショナルデータベースでは難しかった柔軟なデータ構造を蓄積でき、さらに必要に応じて性能を拡張できるという特色がある。

われわれは2011年度にこれらの非リレーショナルデータベースシステム（一般的にNoSQL, Not only SQLと呼ばれる）の調査を行い、その結果前記の条件を満たせる候補のシステムを選定した。2011年度は現実的な使用法、耐障害性、拡張方法などをテストベンチを用いて検討した。その結果、従来のリレーショナルデータベースシステムに対する優位性が確認された。この結果に従い実運用を目指し開発を続行する予定である。

2. DDH (Digital Data Handling) プロジェクト

検出器を始めとする実験計測システムから生成される大容量のデジタルデータを高速に処理することを目指し、DDHプロジェクトをスタートした。DDHでは、これまでのネットワーク分散制御/データ収集 (DAQ) システムのさらなる広帯域化を目指し、従来のレベルを超える大容量データのハンドリング方法を規格化することで、広帯域且つリアルタイムな制御/DAQシステムを汎用的に構築することが可能となる。

2011年度はDDHの最初のアプリケーションとして、SACLAを中心に開発が進められているSOI技術を用いた2次元検出器 (SOPHIAS) データ収集のためのDAQシステムを想定し、基本的な概念設計を行った。このDAQシステムの目標データ収集性能は、SOPHIASの設計最大データ出力値20 Gbpsとし、性能が達成できると見込まれる複数のシリアル伝送技術を調査検討した上で候補を選定し、実装試験及び性能評価を行った。低速域では、10ギガビットイーサネットの基盤として採用されているXAUI、高速域では、高い拡張性を有するAuroraと呼ばれる通信規格を選択し、それぞれ、約9.8 Gbpsと約19.7 Gbpsの伝送性能を達成し、目標性能を満たすことを確認した (図2)。実装技術としては、高い伝送性能を維持しつつ、プラットフォームとしての汎用性を高めるために、FPGAによる演算ユニットと物理インターフェースを分離する標準技術であるFPGA Mezzanine Card (FMC) 規格を採用し、伝送性能評価と合わせて実装規格に問題が無いことを確認した。2012年度は、SOPHIASが採用したデータ通信インターフェース規格であるCamera Link (Full configuration) を搭載したFMCボードの開発を行い、実際のDAQシステムの構築を開始する予定である。

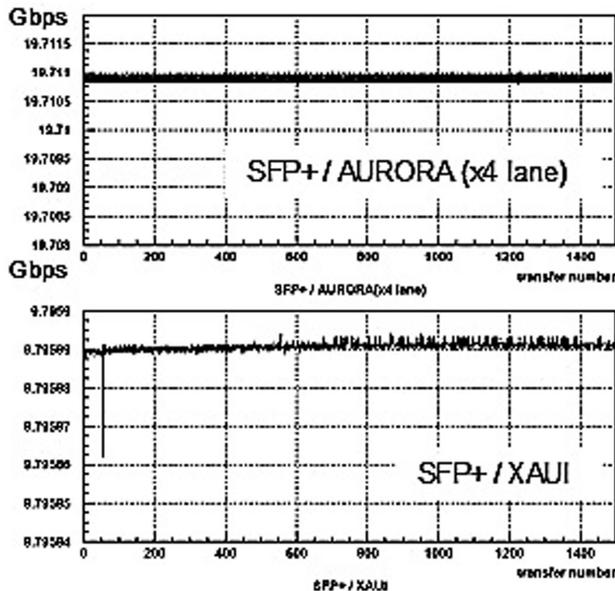


図2 XAUIとAuroraによる伝送性能の評価結果

3. 加速器制御

3-1 計算機制御系

計算機制御系では、加速器及びビームライン制御に関わるサーバ計算機、オペレータ端末及びデータベースシステムについて、以下のとおり維持・管理及び高度化研究を行った。

3-1-1 制御系総合試験環境の整備

加速器・ビームライン制御システムには様々な種類の機器と計算機が使用されている。システム高度化のため新しい機器を導入する際には、機器単体の試験はもちろんのこと、機器どうしの組合せ、機器と計算機ハードウェア・ソフトウェアの組合せなどについて、実戦投入の前に十分試験を行っておき、導入を円滑に行う必要がある。また、稼働中の機器の故障など障害が発生した際には、障害理由の調査と対策を迅速に行うことが求められる。これまでは制御機器導入・更新時の最終組合せ試験や障害調査・対策のための作業の多くは現場の実環境でしか対応できず、マシンタイムへの影響の懸念もあった。この問題に対応するため、加速器・ビームライン制御システムの実環境を再現する総合試験環境を蓄積リング棟内に構築し、ネットワーク、サーバ計算機、端末計算機を始め実環境と同じ機器と計算機の組合せでの総合試験が可能な計算機環境を整備した。この試験環境を利用することで、実環境での調査・試験時間の低減によるマシンタイムの有効利用、実戦投入前に厳密な動作試験を行うことによるハードウェア・ソフトウェア運用の信頼性の向上、障害の再現試験による障害理由の迅速な調査と安定性・信頼性向上のための改良の短期化、が期待できる。

3-1-2 データベース管理の定型化・自動化の推進

加速器・ビームラインの高度化に伴い、データベースに登録している信号点数は年々増加している。2011年度末時点で信号点数合計33398点、オンラインテーブル数402テーブルに上るデータ量をリレーショナルデータベースに蓄積し、加速器・ビームライン情報として幅広く提供している。

膨大な点数を擁するデータベースシステムに対し、複数の加速器・ビームラインから構成されるSPring-8の構成に従って信号の追加や登録変更作業を正しく円滑に行うため、信号登録変更内容を記載する定型書式を改善し、合わせて一部手作業で行っていた部分を自動スクリプト化して作業の効率化を推進した。夏期、冬期、年度末停止期間の3度にわたり新書式を使用して信号追加変更作業をトラブルなく行うことができた。

3-1-3 制御用GUIソフトウェアの更新

加速器・ビームラインの運転・制御に使用するオペレータ端末は、2010年度の中央制御室更新作業に伴い、最新のSuSE Enterprise Linux 11 (SuSE11) オペレーティングシステムを搭載した水冷式静音ワークステーションにアップグレードした。この端末上で動作させる運転・制御用のGUIソフトウェアについて、2011年度当初は旧来のSuSE Enterprise Linux 10 オペレーティングシステム用に作成されたソフトウェアをそのまま使用して運転・制御を行った。これらのソフトウェアをSuSE11に対応させるため、SuSE11用開発システム上で順次作成しなおして動作試験を実施した。SuSE11用開発システム上には、ソフトウェアの問題を発見し信頼性と性能を改善するための動的分析ツール PurifyPlus を導入し、GUIソフトウェアの品質向上に役立てた。2011年度末までに全ての加速器運転・制御用GUIソフトウェアを更新し、オペレータ端末のアップグレード作業を完了した。

3-1-4 ディスプレイウォールの整備

2010年度の中央制御室更新作業で、加速器状態表示やアラーム表示など運転に必要な多くの情報を共有するためのディスプレイウォールとして、46型の液晶ディスプレイを6×3面配置したメイン画面と、42型6×2面配置のサブ画面を設置した。2011年度当初はメイン画面のみで運用開始し、年度末までにサブ画面も運用準備を完了した。画面構成はメイン画面とサブ画面で異なっているが、予備機を含む同一構成の表示用計算機3式で運用し、どちらの計算機が故障した場合でも予備機の設定のわずかな変更のみですぐに故障機と置き換え可能な可用性の高いシステムとして整備した。

3-1-5 データベース用ストレージ機器の更新

データベース計算機に蓄積される大量の過去データを保

存するためのストレージデバイスを、老朽化対策として更新した。導入機器は、障害が発生した時でもストレージ機能が停止することのない冗長構成を持つ高信頼ストレージである。データ点数の増加やデータ収集頻度の高速化など将来的に見込まれるデータベースシステムへの要求増大にも対応できるよう、容量拡張に柔軟に対応可能で、高信頼サーバ向け高速ハードディスクを搭載し、高速データアクセスの可能なストレージエリアネットワーク（ネットワーク化されたストレージシステム）で構成される機器とした。旧ストレージデバイスとして使用していたネットワーク接続型ストレージ機器に比べ、容量を1 TBから3.3 TBに増強し、データ転送について1 Gbpsのネットワーク速度から8 Gbpsのファイバチャネル速度へと高速化を実現した。

3-1-6 ファイルサーバ更新

制御用ソフトウェア開発用計算機のためのファイルサーバ計算機を、老朽化対策のため更新した。24時間365日無停止で安定稼働し続ける信頼性を有し、複数の開発用計算機からのネットワークアクセスに高速に応答するシステムとするため、電源ユニット、ディスクコントローラからネットワークインターフェイスまで構成機器全てが冗長構成となっており、専用OSを備えたネットワークストレージアプライアンス計算機を導入した。過去の開発履歴を含むファイルを全て保持した上で、今後の開発のための容量も十分確保するよう、総容量を旧ファイルサーバの6 TBから15.6 TBへと増強した。

3-2 機器制御

加速器の高度化への対応（線型加速器タイミング制御系整理、ブースターシンクロトロンOTRモニター制御系整備、一部MADCOCAフレームワークの改修、EPICS Ready Device制御のためのフレームワーク整備など）に加えて、以下に示す機器制御系の更新や高度化ならびに高度化のために必要となる研究を行った。

3-2-1 マルチコアプロセッサの利用に関する研究

機器制御系では多数のシングルプロセッサVME CPUボードを導入している。近年、高速実時間同期データ収集系の構築などに伴い、シングルプロセッサ環境下での高負荷プロセスによるCPUリソースの占有や複数プロセスの優先順位制御難しさが改めて浮き彫りになってきた。特に、決定論的なプロセス制御を可能にするReal Time (RT)クラスの導入は非常に有効な方法であるにも関わらず、シングルプロセッサ環境下でRTクラスのプロセスが暴走してしまうと、計算機がハングアップして電源の切り入りでしか復旧できなくなるという問題がある。このような問題を解決する最も有効な方法は、処理性能が高いマルチコア

プロセッサの導入である。そこで、実導入に向けて、マルチコアプロセッサの特性やより効率的な利用方法について調査した。調査に使用したVME CPUボードはIntel Core i7 dual coreプロセッサを搭載しており、4つのスレッドプロセッサを持っている。

以下のような調査結果が得られた。

- ・プロセッサの数（4つ）以上の負荷プロセスを走らせても、計算機は健全に動作し続ける。
- ・1つのプロセッサにRTクラスの負荷プロセスを割り付け、かつ、残り3つのプロセッサに通常の時分割プロセス制御に利用されるTime sharingクラスの負荷プロセスを4つ以上走らせても、計算機は健全に動作し続ける。
- ・1つのプロセスが占有できるプロセッサは最大1つである。

マルチコアプロセッサ環境下では、たとえRTクラスのプロセスが暴走しても計算機にログインして暴走したプロセスを再起動することができるので、RTクラスの導入は現実的となる。また、優先度が高いプロセスには1つのプロセッサを割り当てれば良いので、プロセスの優先順位制御は格段に容易となる。本研究により、マルチコアプロセッサは、安定かつ高速実時間な制御システムを構築するためには必須のリソースであることがわかった。

3-2-2 マルチコアプロセッサVME CPUボード実導入

1-2-1の結果を受けて、2011年度は、SPRing-8/SACLAで合わせて12式のマルチコアプロセッサVME CPUボード（GE社製XVB601、Concurrent Technologies社製VP717など）を実機に導入した。これらのCPUボードは、PCI-X/VMEバスブリッジチップとしてIDT社製Tsi148を使用している。我々は既にTsi148用Solarisデバイスドライバを開発し、シングルプロセッサVME CPUボードで使用しているIDT社製Universe II PCI/VMEバスブリッジチップ用デバイスドライバとは互換性を保つよう設計をしている。実導入に先立ち、実機で使用しているVMEボード用デバイスドライバとの組み合わせで、レジスタアクセス、割り込み、DMA転送の機能が、ボード用デバイスドライバを変更することなく安定に動作することを確認できた。2012年度以降も有用性の高いマルチコアプロセッサVME CPUボードの実機導入を進める予定である。

3-2-3 光伝送ボードデバイスドライバ高速化

SPRing-8で開発を行った光リンクのリモートI/Oである光伝送ボードシステムは、マスター・スレーブボード間にマルチプレクサボードを導入することでカスケード接続が可能である。2010年度のSACLAへの実機導入の結果、カスケード接続をした場合のスレーブボードへのアクセス処理に非常に時間が掛かることが分かった。例えばOPT-

RMT iDIO ボード用のあるアクセス関数では、1回の呼び出しで19.4 msも掛かってしまう（OSのHZ値=1000の場合）。これは光伝送ボード用デバイスドライバ内部で、無駄なwait処理やハードウェアの要求以上のwait時間があることが原因であった。

無駄なwait処理については、デバイスドライバの処理を精査し、処理の効率化・高速化を図った。その結果、19.4 ms掛かっていたアクセス関数の処理時間を6.2 msまで短縮できた。

ハードウェアの要求以上のwait時間については、busy wait処理を導入することで解決した。通常デバイスドライバ内部のwaitは、CPUを消費しないようnon-busy wait処理で行われる。この場合の最小待ち時間はHZ値1000の場合には1 msとなるため、例えば光伝送ボードのハードウェアが要求する待ち時間が数十 μ s であっても1 ms分waitすることになる。数十 μ s のwait はbusy wait処理を導入することで実現できる。これはCPUを大幅に消費するためシングルコアプロセッサでの使用には不向きであるが、3-2-1の結果からマルチコアプロセッサであれば問題無い。busy waitの導入により、6.2 msの処理時間をさらに0.7 msまで短縮することに成功した。

3-2-4 ブースターシンクロトロン補正電磁石電源制御系更新

既に製造中止となっている制御ボード（日立造船製NIO）を使用していたシンクロトロン補正電磁石電源の制御系を、光伝送ボードシステムを使用した制御系に更新した（図3）。まず、2010年度までに開発した専用の光伝送ボード用スレーブボードであるOPT-RMT COMBOdaoボードを実際の電磁石電源で制御する試験を行った。指令値及び出力電流値を計測したところ、NIOと比べて精度上問題がないことが確認できたため、全80台の更新作業を行うこととなった。既存の電源と間の信号ケーブルや実装する19インチラック等を変更しなくても済むようにCOMBOdaoボードと其实装用シャーシの設計を行った為、制御プログラムの更新を含め約3週間という短期間で新制御系への移行を完了できた。NIOではボード上の100 Hzクロックでパターン出力制御を行っていたが、新制御系では外部クロックに同期したパターン出力が可能であるため、新規に光ケーブルの敷設を行って10 kHzのクロック信号を分配し、偏向、4極、6極の各電磁石電源と正確に同期したパターン制御を実現した。80台の補正電磁石電源全てに10000点のパターンデータを設定するには非常に時間が掛かる（約2時間程度）ため、3-2-2のマルチコアプロセッサVME CPUボードの導入、3-2-3の光伝送ボード用デバイスドライバ高速化、光伝送マスターボードを3枚に増設、パターンデータ設定処理の並列化、等により、これを約30秒まで短縮することができた。

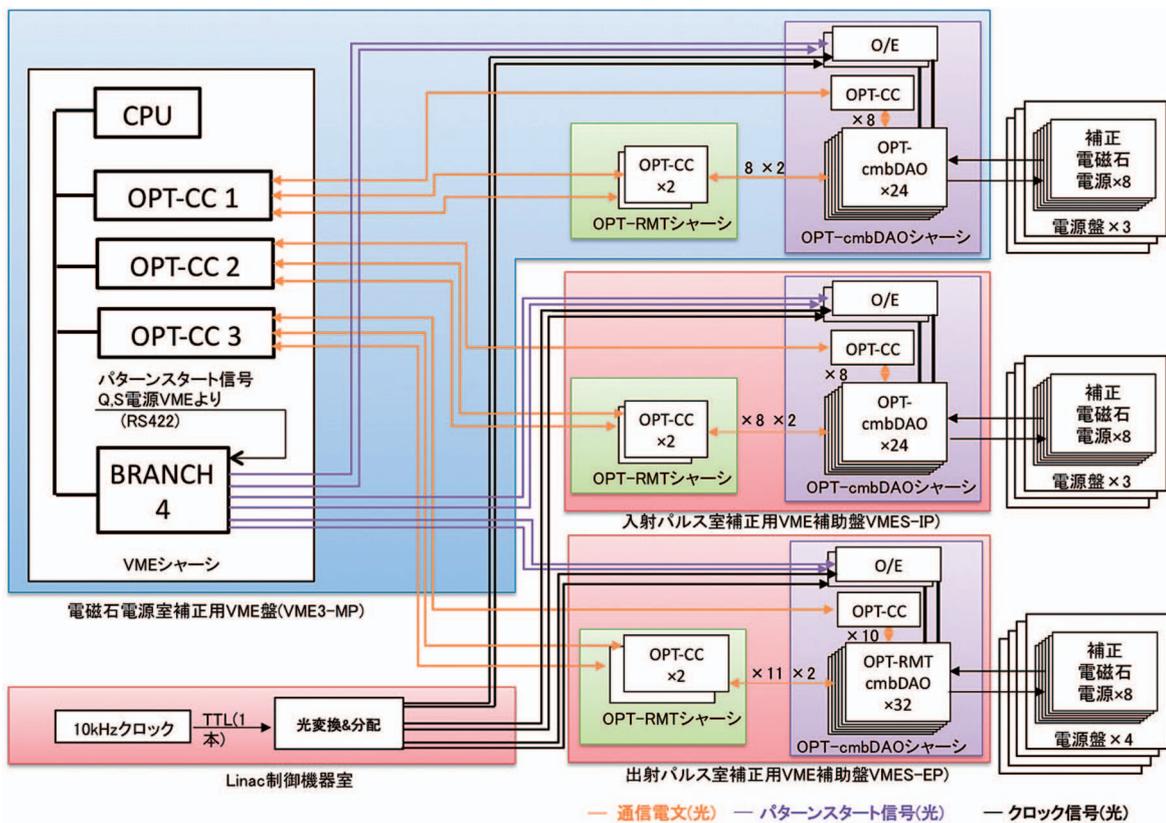


図3 シンクロトロン補正電磁石電源新制御系

3-2-5 128+8ビットデジタル入力光伝送スレーブボード開発

線型加速器では、現在4電極ボタンビーム位置モニター(BPM)を用いてビーム重心位置の計測を非破壊で行っている。BPM信号処理回路からの出力は1電極あたり16ビットデジタルデータ+1ストロブビットで構成され、光伝送ボードOPT-RMT DIを用いて(16+1)ビット×4電極分のデータを読み込み、光伝送マスターボードに送っている。線型加速器では、ビーム重心の位置情報に加えてビームの2次モーメント測定ができるよう、新たに6電極BPMの開発を進めている。機器制御系では、6電極BPMでのデータ取得((16ビットデジタルデータ+1ストロブビット)×6電極)に対応するために、新たに128+8ビットのデジタル入力可能な光伝送スレーブボードOPT-RMT DI128ボードを開発した(図4)。これは設置スペースの関係から4電極と同じ1枚のボードで6電極分のデータを取得する必要があったためである。OPT-RMT DI128ボードは2バンク構成で、バンクを切り替えることで全128+8ビットのデータの読み出しが可能となっている。2012年度に予定されている6電極BPMの実機インストールに向けて、2011年度中にOPT-RMT DI128ボードの製作とデバイスドライバの整備が完了した。

3-2-6 地震計データ収集用MyDAQ2整備

蓄積リングの19セル付近に設置されている地震計は、Windows PC+LabViewを用いて、100 Hz周期でローカルディスクにデータ収集を行っている。加速器運転中に地震が発生した時などにリモートから地震計のデータ(東西、南北、上下の各変位速度)を閲覧したいという要望に応えるため、SPring-8で開発したデータ収集システムであるMyDAQ2を加速器制御系に整備した。MyDAQ2は、Windowsでの動作実績がありWebブラウザによるデータ閲覧が容易に実現できる。2012年3月末から運用を開始し、

従来の100 Hzでのローカルディスクによるデータ収集を維持しながら、50 HzでのMyDAQ2サーバへのデータ収集を実現している。

3-2-7 放射線監視設備データ収集システム機能強化

2010年度に構築した放射線監視設備データ収集システムに対して、2011年度は機能強化を実施した。まず、委託業者による放射線モニターの定期点検時に必要となる光伝送器の設定値(時定数、校正定数、不感時間など)の読み出し・書き込み機能をローカルPLCに実装した。2011年度に行われた2回の定期点検時に実際に本機能を使用し、動作良好であることが確認できた。続いて光伝送器の異常検知機能の強化を図った。具体的には光伝送器の電源断や光ケーブルの断線、瞬時電圧低下発生時の検知機能の追加を行った。追加した機能は全て動作良好で、システムに発生した異常をより確実に捕らえ、その状況を正確に判別できるようになった。

3-2-8 Solaris デバイスドライバの64 bit化

近年VMEボードの高機能化に合わせて占有するメモリサイズが増大し、32 bit OSで使用できるメモリ量では不足しつつある。この問題を解決する一つの方法が、市場が移行しつつある64 bit OSの採用である。この一環としてVMEバスブリッジ用デバイスドライバの64 bit OS環境への移行を行っているが、現在使用しているVMEボード用の32 bitデバイスドライバは、メモリアドレスのビット幅が違う等の理由から、そのままでは64 bit OS環境で動作しない。そこで2011年度は、汎用アナログ入力ボードAdvme2618の32 bitデバイスドライバを実際に64 bitに移植し、作業時に行った手順をマニュアル化することで、64 bit移行時の手順の確立するための作業を行った。今後そのマニュアルを元に優先順位の高いデバイスドライバから64 bitに移行する予定である。

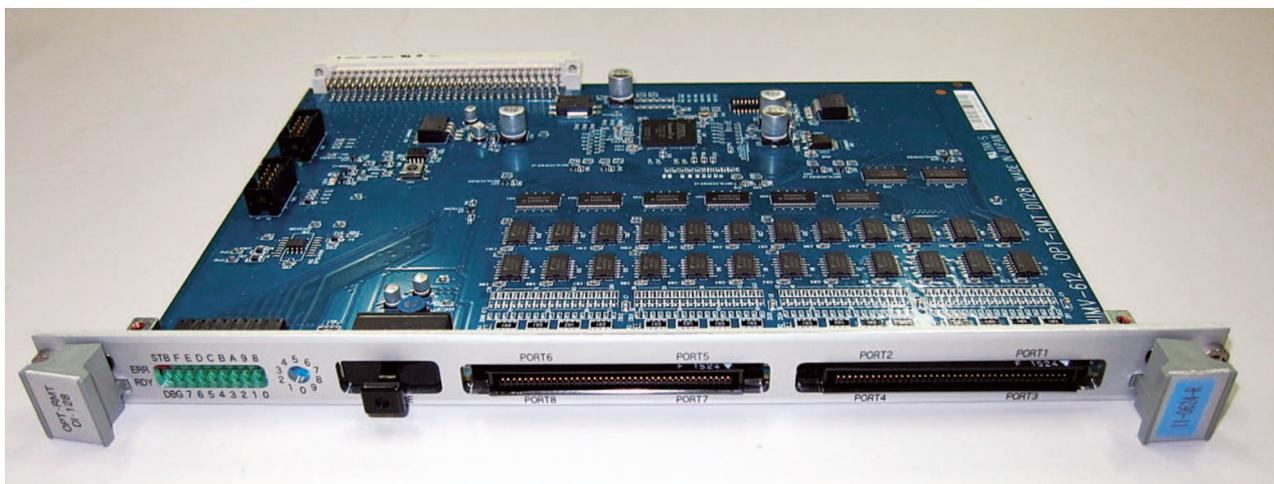


図4 OPT-RMT DI128 ボード

3-3 インターロック

3-3-1 加速器安全インターロック

加速器安全インターロックは2010年に大幅な構造の高度化が行われたが、2011年度は大きなトラブルも無く順調であった。さらに2010年度に引き続きインターロックシステムの整備を継続した。まず運転表示灯（トンネル内3色回転灯）改修作業を実施した。現在、運転表示灯の点灯動作が各施設で異なっているため、運転状態と連動するように統一することを目的としている。本改修について、2011年度は線形加速器、シンクロトロン、SSBTエリアについての施工をした。L3BT、蓄積リングについては2012年度以降に整備を予定している。さらに「SR入射損失電子数積算計インターロック動作変更」「退避確認リセット条件変更」を行った。これらの変更と自主検査手順の見直しによって効率化が進められ、少ない人員でインターロック自主検査を行うことが可能となった。

3-3-2 入退室管理システム

2011年度は大きなトラブルも無く順調に稼働した。システム全面更新から約3年が経過したため、定期点検時に監視端末のハードディスク交換を実施した。また、電源システムに無停電電源装置（UPS）を使用していたが、保守性の向上及び維持経費削減のためメンテナンスフリーの瞬停保護装置（MLP）に更新した。さらに、点検などを容易にするためシステムの一部を改修し、メンテナンス性を向上させた。

3-3-3 ビームライン・インターロック

全てのビームラインインターロックシステムに対してハードウェアメンテナンスを年2回実施した。グラフィックパネル30式の交換を行い、グラフィックパネルのソフトウェアにアラーム履歴機能を付加した。また、13式のインターロックシステムのソフトウェアのアップグレードと動作検査を行った。4つのビームライン（28XU、31XU、34XU、36XU）の建設支援、及び3ビームライン（29XU、37XU、39XU）のハッチ増設に伴うインターロックの改造を行った。また、インターロック動作検査用シミュレータを2式整備した。LED導光板を使った表示灯の開発、インターロック機器保護モジュール（ラッチボックス）を新たに開発し評価を行った。これらは2012年度に導入を行う予定である。

3-3-4 ニュースバル 入退室管理システム・加速器安全インターロックシステム

ニュースバル入退室管理システムを2009年度に更新した後、2011年度は大きなトラブルも無く順調に稼働した。また、2010年度にSPring-8加速器安全インターロック更新に合わせて、ニュースバル加速器安全インターロックシステム

を更新し、エリア管理システムに対応した。2011年度も順調に稼働した。

4. ビームライン制御及び実験ステーション制御

4-1 全般

2011年度は理研ビームラインBL43LXU及び京都大学ビームラインBL28XUにおいて、ビームライン制御系建設及び立ち上げを行い、利用運転に供した。また2012年度完成目標として建設が進められている電気通信大学ビームラインBL36XUにおいて、仕様策定などの建設支援を行った。2011年度末現在、124台のVMEと5台のビームライン制御計算機（1台の待機用計算機を含む）の安定な運用を実現している。

夏・年度末の長期停止期間に各ビームライン及び挿入光源制御機器について、以下のハードウェアメンテナンスを行った。ビームライン毎に異なるフロントエンド部の真空計の機器構成の違いを統一的に扱えるようにしてメンテナンス性を向上させるために、アナログ信号系統の配線変更を実施した。従来オシロスコープによる目視測定で行っていた制御機器電源のリップル測定を、個人差による測定誤差を防ぎ信頼性の高い測定結果を得るために、社団法人電子情報技術産業協会（JEITA）が定める規格RC-9130、RC-9141に準拠した計測技術研究所製リップルメータRM-103を導入した。

ビームライン制御用計算機として採用しているブレード計算機の瞬時電圧低下の耐性検査を実施した。このブレード計算機は、仮想化技術により全てのビームラインを統合管理しているため、高い耐障害性が求められる。今回の耐性検査の結果、ブレード計算機は瞬時電圧低下に対して十分に高い耐性を持ち、過去にSPring-8で発生した瞬時電圧低下の際しても安定に動作することが確認できた。

高い時間精度が必要とされるX線シャッターコントローラや60 Hzの割り込みボードなどで使用している汎用ロジックボードの機能改善を行った。これまで1台のVMEに3枚までしか実装できなかったものを、レジスタ割り当ての工夫により、VMEシャーシのスロット数まで実装できるようにした。

その他、下記に記すようにビームライン及び実験ステーション制御系の安定化、高度化のための開発を行った。

4-2 ビームライン制御

4-2-1 PLC制御・データ収集系の分離

これまでビームライン・インターロックのデータ収集は、歴史的な経緯によりBL-WS上で行ってきたが、BL-WSで同時に実行している機器制御システムで保守作業やトラブルがあった場合、インターロックシステムのデータ収集にも影響を与えていた。本来、BL-WSの主要な用途はビームライン機器（インターロックに関与しない機器）

の制御であり、機器構成の変更等に合わせて、柔軟に制御ソフトウェアを修正する必要がある。それに対して、ビームライン・インターロックのデータ収集は加速器運転に必要不可欠であり、ビームライン制御系の状態が加速器運転に影響を与えないようにする必要があった。このためビームライン・インターロックの制御・データ収集の機能をBL-WSから分離し、PoE対応の小型計算機armadillo-220へ機能の移植を行った。これにより、BL-WSはビームライン制御機能に特化できるため、BL-WSの停止や再起動による加速器運転への影響がなくなり、安定した運用が実現する。2011年は分離のためのシステム構築及び評価を行った。2012年度夏期停止期間に本格的な導入を計画している。

4-2-2 ID07制御システムの高度化

可変偏光型ロングアンジュレータであるID07は他のIDに比べ制御する機器の数が格段に多いにも関わらず、シングルコアのVME-CPUボード（Sanritz Automation製SVA041）3枚で制御していたため、VME CPUの負荷が大きく制御速度上の問題を抱えていた。特に主要な機能であるGapの制御に長い時間を要していたため、入射手続きに時間がかかり、ユーザ運転時間を圧迫していた。この問題を解決するために、マルチコアのVME-CPUボード（GE製XVB601 4コア）3枚と高速タイプのデバイスドライバを使用し、図5に示すように機能毎にCPUを分離する事によってギャップや移相器などの駆動処理を交換前の約1/2程度に短縮することができた。

ID07制御システムの実装

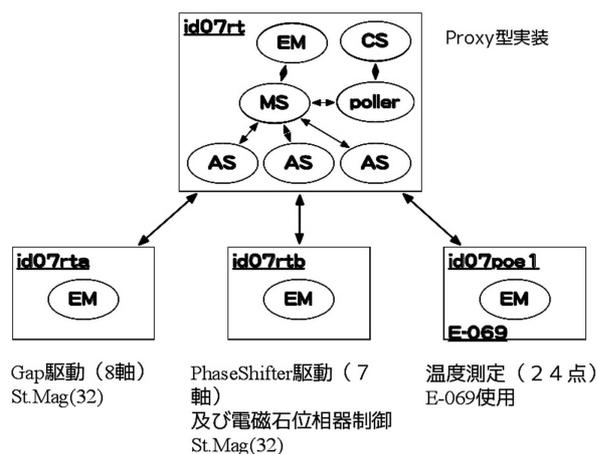


図5 ID07制御システム

4-2-3 次期VME用ボード及びOS

次期VME-CPUボード（Tsi148、マルチコアCPU）のOS起動環境を安定確保するために、CompactFlashカードの動作評価を行い、標準品として選定を行った。評価は

現在の標準OSであるSolaris9 (x86)に加え、マルチコアCPUの性能を活かすSolaris10 (x86)で行い、その結果最も安定性が高かったTDK製GBDriver-8GByteを採用している。また、これに合わせて、Solaris9 (x86)からSolaris10 (x86)に移行する際に必要となるデバイスドライバの改修を、ビームライン制御系で使用している全ての標準ボードについて行い、正常に動作する事を確認した。

現在ビームライン制御系で用いているパルスモータコントロールボードの生産終了に伴い、次期パルスモータコントロールボードとしてADVME2006を選定し、Solaris10用デバイスドライバ及びデバイスAPIを開発した。これらの動作検査を実施良好であり、2012年10月より新規に立ち上がるBL36XUにて実運用を行うために動作検証を継続して行っている。

4-2-4 新型Thin Client評価テスト

BL-WS用表示端末に使用しているSunRay端末は新しいBL-WS用OS (SuSE11)に対応できないため、新型Thin Client (HP t5565)の評価テストを行った。また、現在使用している、ユーザ操作端末 (HP t5545、t5325)のリプレース機として使用できるか合わせて調査を行い、良好な動作性能やカスタマイズ性能が確認できた。2012年夏期停止期間に全BL (56箇所)に設置を完了する予定である。

4-3 実験ステーション制御

4-3-1 遠隔実験システム

タンパク質結晶構造解析における遠隔実験を2011年度上半期にBL26B2、BL32B2、BL38B1に導入し、共同利用への提供準備を行った。2011A期末にユーザートレーニングを行った上で、2011B期から共同利用実験での遠隔実験が利用可能になっている。またBL12B2 (TaiwanBL)のタンパク質結晶構造解析ステーションにも導入され、2011年10月に台湾からの接続にも成功した。

2011年度から産業利用XAFSビームラインへの遠隔実験システム適用の検討を開始した。タンパク質構造解析においては遠隔ユーザ用の専用ソフトウェアを開発し、ネットワークを通じて配布するという方法を取ったが、昨今のWeb技術の進展をふまえて、XAFS用遠隔実験ではWebブラウザを用いた遠隔実験用ソフトウェアを開発する事を決定し、2011年度は基本設計、機能確認を行った。特にWebSocketと呼ばれる新しい技術を導入することによって、操作性の良い遠隔ユーザ環境を提供できるため、遠隔実験用WebSocketサーバのプロトタイプ製作や動作検証を行った。2012年度にはXAFSビームラインで実用試験を行う予定である。

4-3-2 共通データリポジトリ

実験データと共に、実験条件などのメタデータを管理す

るシステムを念頭にSPring-8データリポジトリを構築した。これは、実験課題名など、実験そのものを説明するような文字情報に加えて、実験ノートに記録する照射X線のエネルギー、試料温度・圧力など、数値データとして取扱い可能なすべての実験条件をメタデータとして取り込むことができる。これらのメタデータは単に実験を記録するだけでなく、ともすればどの実験ノートのどのページに記載があるといったような実験者の記憶にのみ頼られてきた実験データの所在管理を、図6に示すようにデータベース検索により容易にしたり、似たような実験条件のデータを抽出したりと、従来の実験ノートを元にしたデータ管理では困難なデータ検索を実現した。このため検索可能な実験データライブラリとして使用することができるよう実験データは当初より無期限保存を念頭に設計した。

以下に、システムの特徴を纏める。

- ・利用業務部のデータベースと連携しているため、課題番号のみでデータ登録が可能
 - ・その他の項目については、取り込み準備の進捗に応じて、取り込みの開始が可能
 - ・初期状態で実験責任者と課題申請時に登録した共同実験者へのみデータへのアクセスが可能
 - ・実験責任者には、実験データに対して、以下の操作が可能
- 1) メタデータと対になっている実験データファイルの削除要求を行うこと
 - 2) 共同実験者の追加・削除を行うこと
 - 3) 実験データの公開設定を行うこと（公開設定後に非公開に戻すことも可能）

このシステムは、インターネットにも公開されるため、所内での利用だけでなく、個々の利用者の研究拠点からもデータの検索や、実験データのダウンロードが可能であり、SPring-8の利便性向上に大きく寄与するものである。



全実験データ

実験期間: ~ 検索 全期間

検索結果表示: 1-10 / 12.

結果/ページ 10 | ソート 実験開始日時 | ソート順 降順 | 変更

該当データ:

課題番号	実験開始日時	課題名	サンプル	登録日
2012A9997-000007	20120326 13:14	テスト課題1	MnO2	2012-05-29T14:55:00Z
2012A9997-000006	20120326 13:14	テスト課題1	MnO2	2012-05-29T14:54:45Z
2012A9997-000005	20120326 13:14	テスト課題1	MnO2	2012-05-29T14:54:08Z
2012A9997-000008	20120326 13:14	テスト課題1	MnO2	2012-05-31T12:50:33Z
2012A9997-000014	20120326 13:14	テスト課題1	MnO2	2012-05-31T12:51:02Z
2012A9997-000009	20120326 13:14	テスト課題1	MnO2	2012-05-31T12:50:39Z
2012A9997-000016	20120326 13:14	テスト課題1	MnO2	2012-05-31T12:51:12Z
2012A9997-000010	20120326 13:14	テスト課題1	MnO2	2012-05-31T12:50:44Z
2012A9997-000015	20120326 13:14	テスト課題1	MnO2	2012-05-31T12:51:07Z
2012A9997-000011	20120326 13:14	テスト課題1	MnO2	2012-05-31T12:50:49Z

1 2 3 >

戻る

図6 データリポジトリデータアクセス画面

4-3-3 Blanc8開発

汎用小形計測装置Blanc4を開発し蛋白質結晶構造解析ステーション制御等に用いてきたが、複雑な実験ステーション制御には最大4枚のPC用ボードを利用できるBlanc4では制御点数が不足するケースが出てきた。このため筐体の高さを倍にすることにより最大8枚のPC用ボードを利用できるBlanc8を新たに開発した。Blanc4を2台利用した場合に比べて、CPUや電源が1つで済むことや筐体が1つに纏まることなどから低コストで取り回しのしやすいステーション制御系が構築できる。またBlanc4では外部I/Oのために必ず中継基板が必要であったが、PC用ボードのコネクタが直接外部へ取り出せるような配置も選択できるように内部レイアウトを見直したため、より多くのボードを簡単に利用することができるようになった。Blanc8は2012年度に蛋白質構造解析BL等に利用される予定である。

4-4 検出器開発

4-4-1 PILATUS検出器

2011年度も引き続きフォトンカウンティング型計測による低バックグラウンド測定、広ダイナミックレンジ測定、高フレーム率測定を特徴とする1次元型（ピクセル型）のMYTHEN検出器、2次元型（ピクセル型）のPILATUS検出器をユーザ実験に提供し、BL13XU、BL19B2、BL46XUでのX線回折及び小角散乱、BL39XUでの発光分光などへの支援を行った。PILATUS検出器に関しては、2010年度までの100K型、2M型に加えて2011A期より300K型を追加整備した。一例として図7にBL19B2でのPILATUS-300K検出器による有機薄膜のX線回折実験のセットアップの写真を示す。軽量で回折計の2θアームに設置できる利点があり、従来100K型で行っていた測定が広視野で行えるようになった。

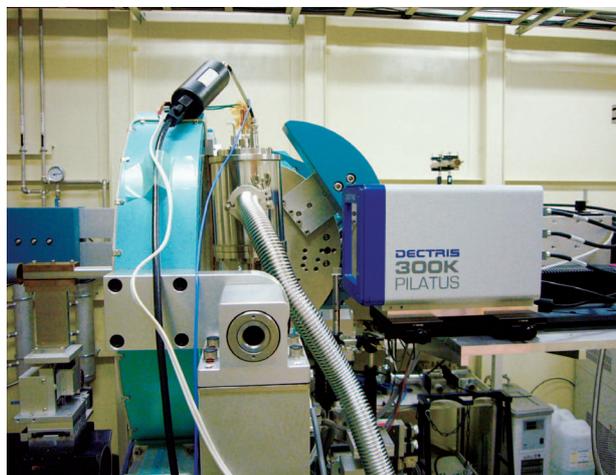


図7 BL19B2でのPILATUS-300K検出器による有機薄膜のX線回折実験のセットアップ

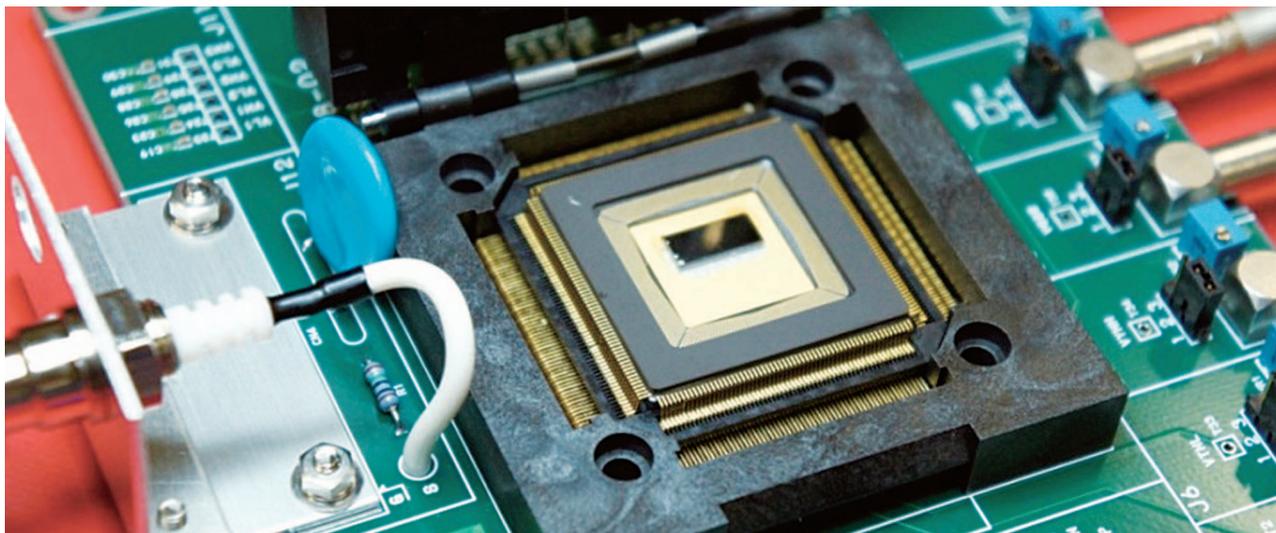


図8 SP8-02型CdTeピクセル検出器

4-4-2 MYTHEN検出器

1次元型検出器に関しては、BL19B2の粉末回折用デバイスカメラのMYTHEN検出器による自動化に向けた技術検討を産業利用推進室と共に開始した。現状の装置には試料交換ロボット、自動センタリング機構、高温・低温装置の自動制御機構が既に導入されているが、手作業で行っているイメージングプレートによる測定が残された課題となっている。2011年度はオフラインでの技術開発として、LavVIEWによるシングル及び6連MYTHEN検出器制御用ソフトウェア開発を行った。今後、2012年度に現状の回折計に簡易的に設置しての試験を行い、2013年度に予算化して実機装置を設置する計画である。

4-4-3 CdTeピクセル検出器

SPring-8の特徴である高エネルギーX線領域（20～100 keV）での散乱・回折実験の高効率化、更にはXAFSなどの分光分析への応用を目指し、CdTeセンサーによる1次元・2次元ピクセル検出器開発を行っている。ピクセル検出器の各種形態のうち、サブミクロンのCMOSプロセスで製作された読み出し集積回路とアレイ状に微細電極加工された半導体センサーを接合したハイブリッド型ピクセル検出器は、センサー及び回路をアプリケーションに最適化して独立に開発できる利点がある。PILATUS検出器ではセンサーにシリコンが用いられており、その検出器効率は20 keVで30%、30 keVで10%程度と低く、高効率化が求められる。本開発ではCdTeセンサーを用いることで50 keV以上でもほぼ100%の効率が得られるように高度化する。読み出し集積回路としては、PILATUSには電荷積分型前置アンプ、波形整形アンプ、エネルギー下限型コンパレータ、カウンター回路が搭載されており、CCDなどの積分型検出器でしばしば問題となるダークノイズ、蛍光X線バックグラウンドを除去できることが大きな利点であ

る。本開発ではエネルギー上限を制限する機能を追加した集積回路を新規開発して高エネルギー側のバックグラウンドもカットできるように改良し、高調波除去ミラー不要の測定ができるようにする。また本集積回路ではピクセル間のオフセットの均一化、2つのアナログアンプの間のゲインの独立化、ウィンドー型コンパレータの閾値を設定する方式の改善などを行った。

2010年度までにピクセルサイズ200 μm 、ピクセル数16×16のSP8-01型試作機を製作し、上下閾値によりX線エネルギーを選択しての計数測定、15 keVから120 keVで良好なエネルギー線形性が得られることを検証した。2011年度はピクセル数を20×50に拡大したSP8-02型検出器を製作し(図8)、ベタ電極とピクセル電極双方に白金電極を用いたオーミック型CdTe素子、ベタ電極側をインジウム電極に置き換えた正孔収集型ショットキー素子、ピクセル電極側をアルミニウム電極に置き換えた電子収集型ショットキー素子を製作し、印加電圧-漏れ電流特性、長時間安定性特性の評価を行い、アルミニウム電極素子が両評価共に優れた性能が得られることを実証した。この結果を受け、大面積化に向けての技術開発として2倍の面積のアルミニウム電極型CdTe素子に集積回路を2個接合したデュアルチップ型検出器の試作を行った。また、入力を電子の負極性に特化し、ピクセル間のオフセットの均一化、2つのアナログアンプの間のゲインの独立化、ウィンドー型コンパレータの閾値を設定する方式の改善などを行ったSP8-02B型集積回路の設計を行った。今後、2012年度に面積8 mm×40 mmのCdTeセンサーに集積回路8個を接合したオクタルチップ型モジュールの試作・評価を行い、2013年度に複数のモジュールを並べた大面積検出器を完成させる予定である。

制御・情報部門
田中 良太郎