

角度分解硬 X 線光電子分光法による高誘電率ゲート絶縁膜/歪 Si および高誘電率ゲート絶縁膜/歪 Ge 構造の界面構造の決定

Study on the high-k gate insulator/strained Si and high-k gate insulator/strained Ge interface by angle-resolved hard X-ray photoelectron spectroscopy

野平 博司^a、五十嵐 智^a、小林 大助^a、星 裕介^a、小川 佑太^a、那須 賢太郎^a、澤野 憲太郎^a、角嶋 邦之^b、岩井 洋^b

Hiroshi Nohira^a, Satoru Igarashi^a, Daisuke Kobayashi^a, Yusuke Hoshi^a, Yuta Ogawa^a, Kentarou Nasu^a, Kentarou Sawano^a, Kuniyuki Kakushima^b, and Hiroshi Iwai^b

^a 東京都市大学、^b 東京工業大学

^a Tokyo City University, ^b Tokyo Institute of Technology

次世代ナノスケール MOSFET に必要な高誘電率膜/高移動度チャネル形成技術を開発するために、高誘電率膜/半導体界面の深さ方向の組成や化学結合状態を調べている。今回、BaO/La₂O₃/Si(100)構造では 900°C の熱処理によってシリケート反応が生じること、La₂O₃/Ge₃N₄/Ge(100)では、500°C の熱処理で Ge₃N₄ がわずかに減少すること、さらに HfO₂/Si-cap/strained-Ge/SiGe/Si 構造では、Si 上に HfO₂ を形成したときと同様に HfO₂ 堆積時に界面にシリケートが形成されるものの歪 Ge の酸化は抑制できることを見出した。

We studied compositional depth profiles and chemical structures of high-k gate insulator / high μ channel structure in order to develop high-k gate insulator / high mobility channel technology for nano-scale MOSFETs. The results obtained are as follows: (i) The silicate was formed at W/BaO/La₂O₃/Si by PDA at 900°C. (ii) Ge₃N₄ of La₂O₃/Ge₃N₄/Ge decreases slightly by PDA at 500°C. (iii) In the case of HfO₂/Si-cap/strained-Ge/SiGe/Si(100), the silicate was formed during HfO₂ deposition and the oxidation of strained-Ge layer is suppressed by Si-cap.

キーワード：ゲルマニウム、シリコン、高誘電率膜、界面、硬 X 線光電子分光

はじめに： 超低消費電力化と超高速化を引き続き推進するためには、限界に達したシリコン酸化膜/シリコン構造に変わり、物理膜厚が厚くても SiO₂ 換算で薄く、かつゲートリーク電流の低減が実現できる高誘電率絶縁膜とシリコンよりも電子・正孔ともに高移動度である Ge チャネル (Si 基板上にエピタキシャル成長させた Ge 層) を組み合わせた金属-絶縁体-半導体電界効果トランジスタが期待されている。さらにこの Ge チャネルに歪を加えることでさらに移動度の向上が期待できる。したがって、この構造の MISFET の開発の成否は、高誘電率膜と Ge チャネルとの間に Ge の歪を保ったまま界面準位や固定電荷が少なくかつ熱的に安定で経時変化の少ない界面を実現できるか否かにかかっている。

このような背景のもと、本課題では、Si および Ge チャネルと高誘電率ゲート絶縁膜の

界面組成および化学結合状態を明らかにすることを目的として硬 X 線角度分解電子分光測定を行った。

実験方法： 測定試料は、3 つの系統の試料を用意した。ひとつは、HF 処理で水素終端した Si 表面上に電子ビーム蒸着法を用いて基板温度 300°C で La₂O₃ と Ba を堆積したものである。希土類系絶縁膜がもつ吸湿性の影響を避けるために、絶縁膜堆積後 in-situ で 8 nm 厚の W を形成し、この金属層を通して試料を評価した。なお、一部試料は、ポスト堆積アニール(PDA)を行なった。二つ目は、Ge 基板上に厚さ 1.1 nm の Ge₃N₄ を形成後、電子ビーム蒸着法を用いて厚さ 6 nm の La₂O₃ を堆積したものと Ge 基板上に電子ビーム蒸着法を用いて厚さ 5 nm の CeO₂ を堆積したものである。どちらの試料も希土類系絶縁膜がもつ吸湿性

の影響を避けるために、絶縁膜堆積後 in-situ で 8nm 厚の W を形成した。3 つめの試料は、高移動度が得られる歪 Ge 上[1, 2]に厚さ 5 nm の Si cap 層を形成し、その上に厚さ 10 nm の HfO₂ をスパッタ法で形成した試料である。ここで、歪 Ge 層の厚さは 7.5 nm とした。なお、測定は BL47XU で行なった。

結果と考察： はじめに、実デバイスに近い構造である金属電極(8nm-W)/BaO (1 nm または 1.5 nm) /La₂O₃/n-Si(100)の堆積後熱処理による界面の変化を硬 X 線光電子分光により評価した。その結果の例として、Ba 3d および Si 1s 光電子スペクトルの熱処理による変化を示す。ここで、縦軸は、1scan 当たりの光電子強度である。図 1 の Si 1s 光電子スペクトルの変化からわかるように、8 nm の W 電極を通してでも界面の評価が可能であることを確認すると共に、900°C の熱処理によって界面層 (La シリケート) が増加することがわかった。また、Ba 3d 光電子スペクトルのピークの幅が広がることは、Ba の化学結合状態の変化、すなわち、Ba 3d が La₂O₃ 膜の中を Si 基板方向へ拡散していることを示唆している。

また、W/CeO₂/Ge 構造の堆積後熱処理による界面の変化を硬 X 線光電子分光を用いて評価し、8nm の W 電極を通して、CeO₂/Ge 界面の評価が可能であることを確認した。

次に、金属電極(-W)/La₂O₃/Ge₃N₄/n-Ge(100) の堆積後の熱処理による界面の変化を硬 X 線光電子分光により評価した。得られた Ge 2p 光電子スペクトルを図 2 に示す。ここで、酸化あるいは窒化した Ge の量の変化がわかりやすくなるように、未酸化の Ge からの光電

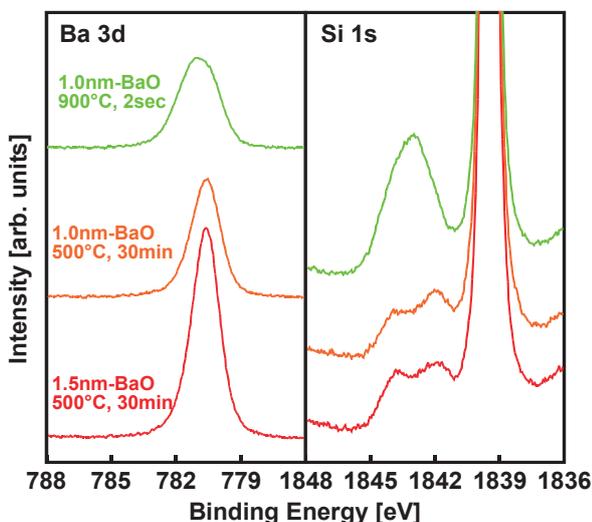


Fig.1 Ba 3d and Si 1s photoelectron spectra arising from W/BaO/La₂O₃/Si(100).

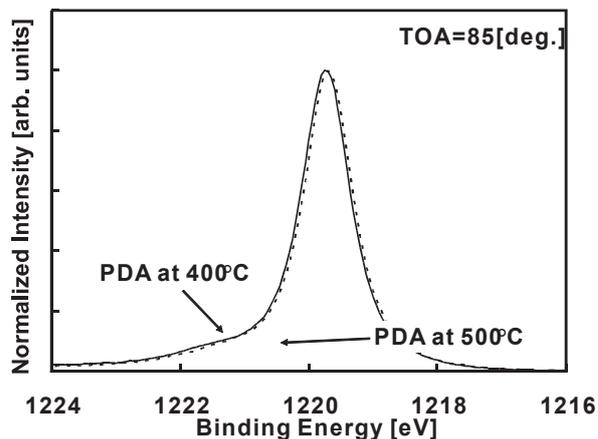


Fig.2 Ge 2p photoelectron spectra for W/La₂O₃/Ge₃N₄/n-Ge(100) after post deposition annealing at different temperatures.

子強度で規格化して表示した。図 2 から、500°C の熱処理で窒化あるいは酸化した Ge からの光電子強度がわずかながら減少しているこれは、熱処理によって Ge₃N₄ がわずかながら減少していることを示唆している。

また、歪 Ge 基板に薄い Si 層を介して 10 nm 厚の HfO₂ 膜を堆積した積層構造の角度分解硬 X 線光電子分光測定を行った。Si 1s 光電子スペクトルから、Si 基板に HfO₂ を堆積したときと同様に、HfO₂ 堆積中に HfO₂/Si-cap 層界面にシリケートが形成されることがわかった。なお、Ge 2p 光電子スペクトルの解析から歪 Ge 層は、ほとんど酸化されないことがわかった。

まとめと今後の展望： 実デバイス構造に近い金属ゲート電極を通して、高誘電率膜/半導体界面を評価するのに、硬 X 線光電子分光法が有効であることを実証した。さらに、BaO/La₂O₃/Si(100)構造では 900°C の熱処理によってシリケート反応が生じること、La₂O₃/Ge₃N₄/Ge(100)では、500°C の熱処理で Ge₃N₄ がわずかに減少することを見出した。また、HfO₂/Si-cap/strained-Ge/SiGe/Si構造では、Si 上に HfO₂ を形成したときと同様に HfO₂ 堆積時に界面にシリケートが形成されるものの歪 Ge の酸化は抑制できることを見出した。

今後、角度分解測定データを詳細に検討することにより熱処理による界面近傍の深さ方向の変化を明らかにしたい。

参考文献

- [1] K. Sawano, *et al.*, Jpn. J. Appl. Phys. **44**, L1320-1322 (2005).
- [2] M. Myronov, *et al.*, Appl. Phys. Lett. **91**, 082108 (2007).